



(19)

(11) Publication number:

09036073 A

Generated Document

PATENT ABSTRACTS OF JAPAN

(21) Application number: 07304408

(51) Intl. Cl.: H01L 21/304 H01L 21/316 H01L 21/318

(22) Application date: 22.11.95

(30) Priority: 15.05.95 JP 07116069

(43) Date of application
publication: 07.02.97(84) Designated
contracting states:

(71) Applicant: SONY CORP

(72) Inventor: YOSHIKOSHI SHUNICHI
TAKAHASHI HIROSHI
TOKUNAGA KAZUHIKO

(74) Representative:

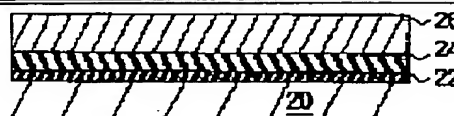
(54) MANUFACTURE OF
SEMICONDUCTOR DEVICE

(57) Abstract:

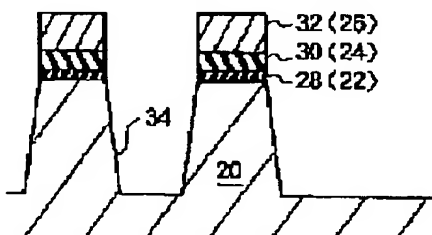
PROBLEM TO BE SOLVED: To increase the selection ratio between a film to be polished and a film for detecting a final point in order to effectively detect the final point of chemical machine polishing.

SOLUTION: A middle layer 32 is formed on a part which becomes a projecting portion of a level difference formed on a semiconductor substrate 20, a layer 36 to be polished is formed at a lower speed to be polished than that of the middle layer 32, and polishing is made from the layer 36 to be polished to the middle layer 32. In this case, a stopper layer 30 with a slower speed to be polished than the layer 36 to be polished may be formed below the middle layer 32. The final point of polishing can be detected by fluctuation or interference color exceeding a certain value of the rotary torque of a polishing machine. When trench element separation is used, a protection layer 28 may be provided at a substrate side. Also, BPSG film should be used or nitriding should be made in advance for film for the middle layer 32 to improve the filling property of the layer 36 to be polished.

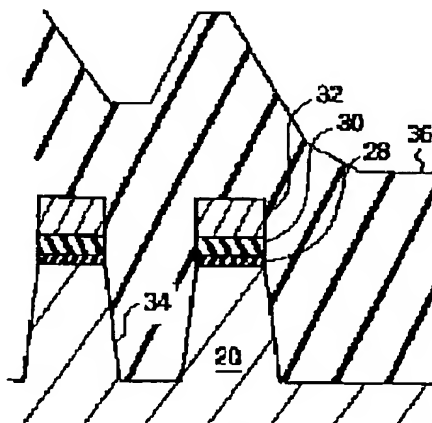
(A)



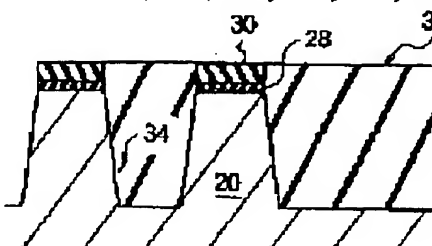
(B)



(C)



(D)



COPYRIGHT: (C)1997,JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-36073

(43)公開日 平成9年(1997)2月7日

(51)Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/304	3 2 1		H 0 1 L 21/304	3 2 1 M 3 2 1 S
21/316			21/316	G
21/318			21/318	A

審査請求 未請求 請求項の数11 O L (全 10 頁)

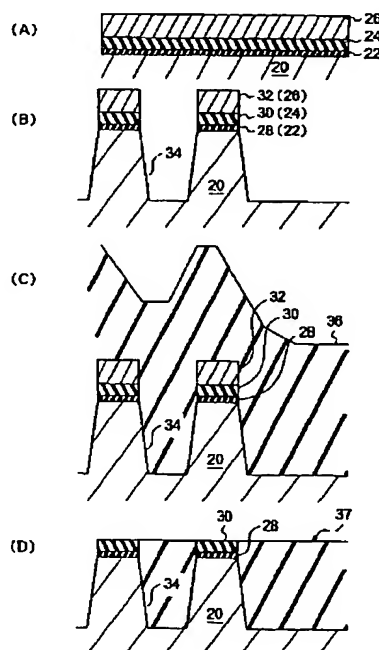
(21)出願番号	特願平7-304408	(71)出願人	000002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22)出願日	平成7年(1995)11月22日	(72)発明者	吉越 俊一 東京都品川区北品川6丁目7番35号 ソニー株式会社内
(31)優先権主張番号	特願平7-116069	(72)発明者	高橋 洋 東京都品川区北品川6丁目7番35号 ソニー株式会社内
(32)優先日	平7(1995)5月15日	(72)発明者	徳永 和彦 東京都品川区北品川6丁目7番35号 ソニー株式会社内
(33)優先権主張国	日本 (J P)	(74)代理人	弁理士 佐藤 隆久

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】 (修正有)

【課題】 化学的機械研磨の終点検出を有効に行うために、被研磨膜と終点検出用膜の選択比を上げる。

【解決手段】 半導体基板20上に形成される段差の凸状部となる部分の上に、中間層32形成し、この中間層32を覆い段差の凹状部34を充填するかたちで、中間層32より被研磨速度が遅い被研磨層36を形成した後、この被研磨層36から中間層32にかけて研磨を行う。この場合、中間層32の下に被研磨層36より被研磨速度が遅いストッパ層30を形成しておくこともできる。研磨では、研磨機の回転トルクの一定値以上の変動や干渉色により、研磨の終点検出ができる。本発明をトレンチ素子分離に用いた場合、基板側に保護層28を設けるとよい。また、中間層32については、BPSG膜を用いたり、ポリシリコン膜の場合は予め窒化すると、被研磨層36の充填性の面で好ましい。



1

【特許請求の範囲】

【請求項1】 半導体基板上に形成される段差の凸状部となる部分の上に、中間層を形成する工程と、前記中間層を覆い前記段差の凹状部を充填するかたちで、被研磨速度が前記中間層より遅い被研磨層を形成する工程と、前記被研磨層から、前記中間層にかけて研磨を行う工程とを少なくとも含む半導体装置の製造方法。

【請求項2】 前記研磨は、化学的機械研磨である請求項1に記載の半導体装置の製造方法。

【請求項3】 前記段差の凸状部となる部分の上に、被研磨速度が前記被研磨層より遅いストップ層を形成した後、形成したストップ層の上に、前記中間層を形成する請求項2に記載の半導体装置の製造方法。

【請求項4】 前記研磨を行う工程において、研磨機の回転トルクを監視し、回転トルクの一定値以上の変動を、研磨の終点として検出する請求項2に記載の半導体装置の製造方法。

【請求項5】 前記研磨を行う工程において、研磨機の回転トルクを監視し、回転トルクの一定値以上の変動を、研磨の終点として検出する請求項3に記載の半導体装置の製造方法。

【請求項6】 前記研磨を行う工程において、前記中間層または前記被研磨層のいずれかの残膜の厚さに応じて変化する干渉色により、研磨の終点を検出する請求項2に記載の半導体装置の製造方法。

【請求項7】 前記中間層はポリシリコンからなり、前記被研磨層は酸化シリコンからなり、前記ストップ層は窒化シリコンからなる請求項3に記載の半導体装置の製造方法。

【請求項8】 前記段差は、トレンチ素子分離のための半導体基板のトレンチである請求項3に記載の半導体装置の製造方法。

【請求項9】 前記段差の凸状部となる部分の上に、半導体基板表面を保護する保護層を形成した後、形成した保護層の上に、前記ストップ層を形成する請求項8記載の半導体装置の製造方法。

【請求項10】 前記中間層はボロン添加リン含有膜(BPSG膜)からなり、前記被研磨層は酸化シリコンからなり、前記ストップ層は窒化シリコンからなる請求項8に記載の半導体装置の製造方法。

【請求項11】 半導体基板表面を保護する保護層、ストップ層及び中間層をそれぞれ構成する各膜材を、半導体基板上にこの順で積層した後、該中間層を構成する膜材としてのポリシリコン膜をパターンニングすることにより、半導体基板の素子分離領域の上方に開口部を備えた中間層を形成する工程と、形成した前記中間層の露出表面を窒化した後、前記ストップ層及び保護層の各膜材を加工することにより、中間層の開口部を半導体基板まで延長する工程と、

2

前記開口部を介して表面に露出した半導体基板に、素子分離のためのトレンチを形成する工程と、形成した前記トレンチの内壁を薄く熱酸化し、前記中間層を覆い該トレンチ内を充填するかたちで、被研磨速度が中間層より遅く前記ストップ層より速い被研磨層を形成した後、該被研磨層から中間層にかけて化学的機械研磨を行う工程とを少なくとも含む半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体装置の製造方法に関し、とりわけ半導体基板の表面の段差を平坦化するための化学的機械研磨について、その研磨の終点制御に関する。

【0002】

【従来の技術】化学的機械研磨により段差を平坦化する手法は、近年、一般的に用いられるようになりつつある。その一方、研磨の終点を制御する方法として、色々な方法が試みられているが、精度の面から決定的な方法がないのが実状である。

【0003】いままで試みられてきた研磨の終点を制御する方法は、大まかには、終点を検出しない方法と、検出する方法とに分類することができる。終点を検出しない方法として、最も単純には、予め、時間と研磨量との関係を条件出ししておき、この条件にもとづいて、研磨量の制御を時間のみで行う方法がある。しかし、化学的機械研磨に用いられる研磨用のクロスは、磨耗により表面状態が変化し、同じ研磨用クロスを使用していると、研磨速度が変動する。したがって、この研磨時間のみで制御する方法を、例えばトレンチ素子分離のような、厳密な終点制御を要求されるプロセスに用いると、歩留りの低下を招いてしまう。

【0004】そこで、厳密に終点制御をするためには、終点検出の精度を上げ、あるいは、終点を検出しない場合でも、研磨量をうまく制御するための工夫が必要である。

従来技術1

終点を検出する方法として、主なものには、研磨機の回転トルクをモニタする方法と、研磨と並行して残膜の厚さをモニタする方法とがある。

【0005】研磨機の回転トルクをモニタする方法は、一般に、図8(A)に示すように、回転トルクを電流等の電気信号でモニタするものが多い。このモニタ用の電気信号は、同じ膜を研磨している間は、ほとんど変化しない。このため、この方法で終点を検出するためには、研磨したい被研磨膜の下に、被研磨速度が異なる終点検出用の膜を設け、その境目の電気信号の変化を読み取る必要がある。

【0006】一方、研磨と並行して残膜の厚さをモニタする方法は、残膜の厚さを管理することができるので、

被研磨膜の下に他の膜を設ける必要がないという利点がある。したがって、この方法は、特に単層膜の平坦化の場合でも有効な方法である。具体的には、図8(B)に示すように、レーザ膜厚計14で光学的に残膜の厚さを測定している。しかし、このようなポイント測定で研磨の終点検出を行うためには、面内のバラツキがある程度抑えられていることが前提である。このため、半導体基板2や研磨そのもののバラツキを考慮すると、未だ実用に耐える精度を得るに至っていない。

【0007】従来技術2

終点検出を行わない方法では、研磨の仕上がり精度を向上させるために、被研磨膜に対して被研磨速度が遅い膜をストップとして用いる方法が、いくつか試みられている。例えば、公開特許公報の昭60-39835、平3-11091、平5-218000、平6-45432に開示されている。これらの方法には、ストップ膜を段差の凸状部に設ける場合、凹状部に設ける場合、全面に設ける場合の3通りがある。ストップ膜は、いずれの場合でも、研磨の均一性を補うのに有効に働くことが確認されている。

【0008】

【発明が解決しようとする課題】上記した従来技術1、2において、最も重要な要素は、被研磨膜と、前記終点検出用の膜またはストップ膜との被研磨速度の選択比である。この選択比が大きいほど、これらの膜を有効に機能させることができるからである。

【0009】しかし、従来から試みられてきた終点検出用の膜やストップ膜では、前記した厳密な終点制御を要求されるプロセスに用いるには、その選択比が十分とは言えない。具体的な例を示すと、一般的な被研磨膜としては、CVD法により成膜された酸化シリコン膜が用いられ、この場合の終点検出用の膜やストップ膜としては、酸化シリコン膜より被研磨速度が遅い膜、例えば窒化シリコン膜が用いられる。このときの選択比、すなわち、窒化シリコン膜に対する酸化シリコン膜の被研磨速度の比は、3〜5倍程度であった。

【0010】さらに選択比を上げるには、さらに被研磨速度が遅い、すなわち硬い膜が必要である。このため、窒化ホウ素膜等のセラミックの膜、CVD法により成膜されたダイヤモンドの膜なども検討されているが、これらの膜の成膜技術の完成度は、装置そのものも含めて未だ実用的とは言いがたい。

【0011】本発明は、このような実状に鑑みて成されたもので、前記問題点を解決するために、研磨の終点検出を有効に行い、同時に大きな選択性のストップ機能を持つ膜構造の形成を含む半導体装置の製造方法を提供することを目的とする。

【0012】

【課題を解決するための手段】前記問題点に鑑み、本発明者は、研磨により半導体基板の平坦化する半導体装置

の製造方法について鋭意考察を深めた結果、研磨の終点検出を有効に行うために、被研磨層の下に、被研磨速度の速い中間層を設ければよいことに至った。このようにすれば、被研磨層と中間層との間で大きな選択比を持たせることができ、終点検出の精度を上げることができる。

【0013】本発明に係る半導体装置の製造方法は、半導体基板上に形成される段差の凸状部となる部分の上に中間層を形成する工程と、この中間層を覆い段差の凹状部を充填するかたちで、中間層より被研磨速度が遅い被研磨層を形成する工程と、この被研磨層から中間層にかけて研磨を行う工程とを少なくとも含むことを特徴とする。

【0014】また、中間層の下に、さらに大きな選択比を有するストップ層を形成すれば、このストップ層が研磨の進行を阻止し、研磨後の形状を均一なものとすることができる。具体的には、まず、半導体基板上の段差の凸状部となる部分の上に、被研磨速度が遅い材料からなるストップ層を形成し、このストップ層上に、被研磨速度が速い材料からなる中間層を形成する。その後、中間層を覆い段差の凹状部を充填するかたちで、被研磨層を形成する。

【0015】この膜構造を利用して有効な終点検出を行うには、研磨機の回転トルクを監視し、回転トルクの大きな変動を研磨の終点として検出することが好ましい。被研磨層から中間層にかけて研磨を行うにしたがって、研磨機の回転トルクが、とくに被研磨速度が異なる膜の境目付近で大きく変動する。この回転トルクを監視し、一定値以上の変動を検出して、研磨の終点とすることができる。

【0016】本発明は、特に化学的機械研磨の場合に好適である。ここで、化学的機械研磨とは、機械的な研磨と同時に、表面の細かな凹凸を、塩基性の研磨剤で化学的に除去する研磨方法をいう。この研磨方法は、極めて平滑な表面が得られるという点で優れた研磨方法である。しかし、化学的機械研磨では、比較的小さいパターンサイズが小さな凸状部では化学的研磨がされやすいのに対し、パターンサイズが大きな凸状部では、研磨剤の浸透が不十分で化学的研磨がされにくい傾向がある。このため、パターンサイズが異なる段差があると、研磨量にバラツキが生じてしまう。この研磨量のバラツキは、特に、機械的研磨速度が遅い、すなわち硬い層を研磨するときに顕著となるため、前記被研磨層の研磨の際に生じることがある。

【0017】しかし、一旦、被研磨速度が遅い前記中間層が露出すると、以後は、研磨量のバラツキが小さくなるように研磨がされる。表面から突出しているパターンサイズが大きな凸状部ほど研磨が進むのに対し、パターンサイズが小さな凸状部では、サイズが大きな周囲の凸状部のパターンに保護されて、研磨が進みにくくなるか

らである。中間層の研磨中に上記研磨量のバラツキが相殺され、凸状部の高さが揃うと、以後は一樣に研磨される。したがって、中間層の膜厚をある程度厚くしておけば、研磨が終了した時点では、凸状部のサイズの違いによる前記研磨量のバラツキが相殺され、極めて平坦性がよい表面を得ることができる。

【0018】その後、たとえ研磨をしすぎたとしても、大きな選択比を持った前記ストップ層が有効に機能し、平坦性のよい表面形状が維持される。加えて、これらストップ層や中間層により、後にデバイスを作り込む凸状部表面への研磨時のダメージ導入が防止される。

【0019】研磨の終点は、前記中間層または被研磨層のいずれかの残膜の厚さに応じて変化する干渉色により、検出することもできる。研磨が進む過程で、中間層または被研磨層のいずれかの膜について、例えば凸状部の周縁付近でテーパーができ、残膜の厚さに応じた干渉による色変化が現れる。この色変化の度合いを、例えば目視で観察し、終点を検出すればよい。また、干渉色を光学的に検出してもよい。

【0020】被研磨層が酸化シリコンの場合には、中間層はポリシリコンからなり、ストップ層は窒化シリコンからなることが好ましい。これにより、中間層は、被研磨層の酸化シリコンに対して10~15倍、ストップ層の窒化シリコンに対しては30~75倍もの選択比をとることができる。

【0021】このような半導体装置の製造方法は、トレンチ素子分離の形成に好適に実施できる。トレンチ素子分離のように研磨量が多い場合であっても、本発明により厳密な終点制御を行うことができるからである。トレンチ素子分離においては、ストップ層を形成する前に保護層を形成しておくことが好ましい。トレンチ素子分離においては、その後、ストップ層を除去する必要があるが、このストップ層を除去する際に、前記保護層が半導体基板の表面を保護する。したがって、半導体基板の表面が、エッチングされたり、面荒れを起したりすることがない。

【0022】トレンチ素子分離において被研磨層が酸化シリコンの場合、中間層はBPSG膜からなり、ストップ層は窒化シリコン膜からなることが好ましい。トレンチ素子分離では、トレンチと基板の界面を安定にして分離特性を向上する等の目的で、トレンチ内に絶縁物（被研磨層）を埋め込む前にトレンチ内壁を薄く熱酸化することがある。中間層としてポリシリコン膜等を用いた場合、この熱酸化の際、ポリシリコン膜側壁に酸化膜が膨出して開口部を狭めてしまう。そして、微細なトレンチ内を被研磨層で充填する次工程で、トレンチ内が被研磨層で完全に充填される前にその入口が塞がれて、内部に空洞ができることがある。BPSG膜や窒化シリコン膜は、ほとんど酸化されないことから、この空洞の発生を有効に防止できる。

【0023】同様な理由により、トレンチ素子分離に用いる前記中間層は、そのパターン形成後に露出表面を窒化してから、下層膜の加工を行うことが好ましい。中間層の露出表面を予め窒化しておくことにより、熱酸化の際に中間層が酸化されるのを抑制できるからである。

【0024】

【本発明の実施の形態】以下に、本発明の半導体装置の製造方法について、図面にもとづいて詳細に説明する。ここで実際の半導体装置の製造方法の説明に先立ち、まず、本発明を実施するために使用した化学的機械研磨の装置について、図8(A)を参照しながら説明する。

【0025】同図に示すように、本実施例で用いる研磨装置では、ウェーハ2をセットしたキャリア4を、ウェーハ2の表面が定盤6に対抗するようにして、モータ8にセットする。また、特に図示していないが、研磨剤を、定盤6上の研磨用クロス10の上に供給する。研磨は、定盤6の回転数と、キャリア4の回転数と、キャリア4を定盤6に押し付ける研磨圧力とを調整して行う。このとき、絶縁膜をエッチングする意味で、研磨剤中に水酸化カリウム(KOH)などを添加し、塩基性雰囲気で行う。モータ8の回転トルクは、電流計12によりモニタされている。

【0026】この研磨装置は、あくまでも一例であり、ウェーハ載置の方法、キャリア4や定盤6の数および構成、研磨用クロス10や研磨剤の種類などについては、特に限定されるものではない。

第1実施形態

本実施形態は、本発明に係る半導体装置の製造方法により、トレンチ素子分離構造を形成する場合である。

【0027】まず、図1(A)に示すように、単結晶シリコン等からなる半導体基板20に、例えば酸化シリコンからなる熱酸化膜22を、表面保護のために5nmほど形成する。この熱酸化膜22の形成には、850℃の熱酸化炉を用いることができる。

【0028】つぎに、同図に示すように、例えば窒化シリコン膜24を100nmほど成膜し、その上に、ポリシリコン膜26を200nmほど成膜する。その後、同図(B)に示すように、パターンニングしたレジストをマスクに、3段階のエッチングにより、ポリシリコン膜26、窒化シリコン膜24、熱酸化膜22を順次加工し、開口させる。これにより、下から順に、熱酸化膜22からなる保護層28、窒化シリコン膜24からなるストップ層30、ポリシリコン膜26からなる中間層32が各々形成される。このストップ層30と中間層32とは、後で説明する研磨工程において、研磨される速度が相違する。中間層32の厚さは、後で説明するように、研磨の終点検出に適した値に決められている。

【0029】続けて、半導体基板20をエッチングし、同図(B)に示すように、例えば500nm程の深さのトレンチ34を形成する。その後、図示しないが、トレ

ンチ34内に、950℃の熱酸化炉等で、例えば酸化シリコンからなる熱酸化膜を10～30nmほど形成する。そして、同図(C)に示すように、バイアスECR-CVD法で、被研磨層36として、例えば酸化シリコン膜を1000nmほど堆積し、トレンチ34内部を絶縁物で完全に充填する。

【0030】つぎに、図8(A)に示し、先に説明した研磨装置を用いて、化学的機械研磨を行う。このときの研磨条件を、以下の表1に示す。この研磨条件は、絶縁膜の研磨条件としては一般的なものである。ここで、研磨剤としては、粉末状のシリカ(fumed-silica)を用い、この研磨剤には、先に説明したようにKOHが添加されている。また、研磨用クロスとしては、研磨布圧縮ウレタンパッド(Asker-C=90)を用いた。

【0031】

【表1】

定盤回転数	: 50 r.p.m
研磨圧力	: 500 g/cm ²
研磨剤	: fumed-silica
研磨用クロス	: 研磨布圧縮ウレタンパッド; Asker-C=90

このような条件で化学的機械研磨を行うと、ウェーハ2表面側の酸化シリコン膜36が、トレンチによる段差の凸状部上で盛り上がった部分から、化学的あるいは機械的に除去され、次第に平坦化されていく。そして、前記中間層32のポリシリコン膜26が表面に露出すると、今度はポリシリコン膜26を除去しながら、窒化シリコン24からなるストッパ層30に向かって研磨が進んでゆく。

【0032】次に、化学的機械研磨の終点検出について、説明する。研磨の過程で、前記電流計12の電流値がモニタされおり、この電流値の変化を図2(B)に示す。酸化シリコン膜36を研磨している間、電流値は、比較的高いレベルを示すが、研磨がポリシリコン膜26に移行すると、急激に低下する。その後、電流値は、しばらく低いレベルで推移した後、研磨が窒化シリコン膜24に移行すると、最初よりさらに高いレベルまで増える。

【0033】この電流値の推移は、研磨する膜の被研磨速度に対応している。すなわち、ポリシリコン膜26の被研磨速度は、酸化シリコン膜36に対し10～15倍、窒化シリコン膜24に対しては30～75倍もあることを反映したものである。これは、モータ8の回転数を一定にした場合、被研磨速度が遅い膜ほど、研磨時の摩擦が大きくなり、モータ8にかかる負荷(回転トルク)も増大するからである。

【0034】また、電流値が低いレベルで推移する時間幅は、ポリシリコン膜26からなる前記中間層32の厚さに対応している。終点検出を精度よく行うためには、ある程度、中間層32が厚いことが必要である。しか

し、逆に中間層32が厚すぎると、却って段差を大きくし、研磨量を増やしてしまう。すなわち、中間層32の厚さは、被研磨速度の相違が回転トルクの変動に十分に反映される程度あればよく、本実施形態では0.2±0.1μm程度が好ましい。

【0035】本実施形態では、研磨機の回転トルクを、前記電流計12の電流値によりモニタし、電流値の一定値以上の変動を、研磨の終点として検出する。具体的には、図2(B)に示すように、検出レベルLを設定しておき、電流値が検出レベルL以下となったとき、すなわち電流値の降下線a-bと検出レベルLとの交点を、研磨の終点とした。なお、研磨の終点で研磨装置を停止させると、ポリシリコン膜26が残っていることもあるので、その後、所定時間だけ若干研磨をした後、研磨装置を停止させてもよい。同様に、電流値の上昇線c-dを用いて終点検出を行うこともできる。また、電流値の一定値以上の変動を検出するのに、電流値が変化する加速度の大きさを用いることもできる。

【0036】なお、比較のために、同図(A)には、ポリシリコン膜26からなる中間層32がない場合の電流値の変化を示す。酸化シリコン膜36と窒化シリコン膜24との被研磨速度の比は、3～5倍程度で、対ポリシリコン膜26より1桁低い。このため、図2(A)に示すように、電流値のレベル変化が僅かなものとなる。これに同図(B)を対比させると、ポリシリコン膜26を挿入した効果が、電流値の変化の上でもハッキリと表れている。

【0037】なお、研磨の終点は、残膜の厚さに応じて変化する干渉色により、検出することもできる。研磨が進む過程で、酸化シリコン膜36またはポリシリコン膜26のいずれかの膜について、例えば凸状部の周縁付近でテーパーができ、残膜の厚さに応じた干渉による色変化が現れる。この色変化の度合いを、目視で観察し、終点を検出すればよい。また、干渉色を光学的に検出してもよい。一般的には、ポリシリコン膜26の干渉色を用いると、終点検出が容易である。ポリシリコン膜26は被研磨速度が速いため色変化の度合いも大きく、しかも、下のストッパ層30の色変化の度合いは小さく、判別し易いからである。

【0038】そのまま研磨を続けても、被研磨速度が遅い窒化シリコン膜24が表面に露出した後は、これがストッパとして機能し、あまり研磨がされない。これにより、酸化シリコン膜36の平坦化面37の表面状態を平坦性よいままで維持することができる。

【0039】最後に、表面に露出した窒化シリコン膜24を、燐酸(H₃PO₄)で除去し、トレンチ素子分離が完成する。このとき、トレンチ34に充填された酸化シリコン膜36の突出量を、窒化シリコン膜24の膜厚に揃えることができる。これは、上記した化学的機械研磨の工程で、窒化シリコン膜24がストッパとして有効

に機能し、それ以後、あまり研磨が進まないからである。これにより、素子分離構造の形状を均一にすることができる。また、前記保護層28により、半導体基板20の表面を保護し、面荒れを防止することができる。

【0040】以後は、通常の工程、例えば半導体基板20の表面にトランジスタ等の素子を形成し、配線を行うことができる。なお、前記研磨過程において、前記段差の凸状部のパターンサイズに大小の差があると、このパターンサイズに応じて研磨量のバラツキが生じることがある。一般に、化学的機械研磨では、比較的パターンサイズが小さな凸状部では化学的研磨がされやすいのに対し、パターンサイズが大きな凸状部では、研磨剤の浸透が不十分で化学的研磨がされにくいと考えられるためである。このように研磨量のバラツキが化学的研磨のされ方に原因があるとする、研磨時間が長いほど顕著になる傾向があるはずである。

【0041】この傾向を調べるため、凸状部のパターンサイズと研磨レートとの関係を求め、その結果を図3(A)にグラフ化した。サンプルとしては、同図(B)に示すように、シリコン基板上に各種パターンサイズの段差を形成し、これを酸化シリコン膜で覆ったものを用いた。

【0042】その結果、図3(A)に示すように、比較的に硬い、すなわち研磨速度が遅い酸化シリコンの場合(Si露出前)、パターンサイズが小さい凸状部に比べて、パターンサイズが大きい凸状部ほど研磨速度が遅くなる傾向があることが確認できた。

【0043】しかし、同図に示すように、研磨速度が速いシリコンが露出すると(Si露出後)、この関係が逆転することも判った。これは、研磨がシリコンに移行し、研磨速度が上がると、表面から突出しているサイズが大きい凸状部ほど研磨が早く進むのに対し、サイズが小さい凸状部は、サイズが大きい周辺の凸状部に保護されて、研磨が進みに難くなると考えられるからである。

【0044】本発明は、この化学的機械研磨の特性を積極的に利用したものである。すなわち、比較的硬い前記酸化シリコン膜36の研磨中に、このような研磨量のバラツキが生じたとしても、次の比較的柔らかいポリシリコン膜26を研磨している間に相殺させることができる。このためには、ポリシリコン膜26からなる中間層32は、ある程度厚くなければならない。本実施形態の場合、前記したように好ましい中間層32の厚さは0.2±0.1μmであり、この範囲内では、研磨終了後における研磨表面は極めて平坦性のよいものであった。

【0045】第2実施形態

本実施形態は、厳密な終点制御のための前記中間層として酸化されやすい膜を選択した場合でも、トレンチ内への絶縁物(被研磨膜)の完全な充填を確保できる半導体装置の製法についてのものである。

【0046】図4は、先に説明した第1実施形態におけ

る図1(B)及び(C)の要部を、更に詳しく図示した概略断面構造図である。なお、ここで、図1と重複した構成については、同一符号を付して説明を省略する。第1実施形態で述べたように、中間層32、ストップ層30、保護膜28を順次加工した後、トレンチ34を形成する(図4(A))。

【0047】その後、同図(B)に示すように、内壁酸化層34aを、熱酸化法によりトレンチ34の内壁に形成する。シリコン基板20を熱酸化すると、体積が2倍ほど膨張し、トレンチ34の幅が少し狭くなる。内壁酸化層34aの膜厚は、特に限定はないが、例えば10~30nm程度である。この内壁酸化層34aの形成は、その後トレンチ34内に充填される前記被研磨層36の密着性を高め、これら絶縁物と半導体基板20との間に安定な界面を実現することで、この界面を介してのリークを抑え、絶縁特性の向上を図ることを目的に行う。また、被研磨層36の充填を容易とするためトレンチの上部及び下部コーナー部に丸みを帯びさせる、或いはトレンチ形成時のエッチングダメージを除去する等の意味もある。

【0048】中間層32が酸化され易い場合(例えばポリシリコンからなる場合)、図示のように、この熱酸化の際に中間層32の露出表面も酸化されて、表面酸化層32aが、中間層32の表面側からトレンチ開口側壁にかけて形成される。とくに、中間層32がポリシリコンからなる場合、シリコン基板20より酸化速度が大きい、表面酸化層32aの方が、内壁酸化層34aより厚く形成される。

【0049】ところで、一般に、微細化の観点では、トレンチによる素子分離領域の形成において、微細領域をパターンニングするためのリソグラフィ技術のみならず、細いトレンチを深く掘り下げるエッチング技術、この微細領域に絶縁物を充填するCVD技術が重要であり、これらの総合的な技術で微細化の限界が決定される。たとえば、トレンチの微細化に伴って、これを深く掘り下げる場合にエッチングに寄与する反応種が入り込み難くなるほか、次に微細領域に絶縁物を充填する場合、絶縁物でトレンチが満たされる前に、絶縁物の横方向の被膜により開口部が塞がれてしまい、トレンチ内に空洞が出来易くなる傾向が顕著となる。

【0050】このトレンチ内での空洞の発生に関し、図4(C)から判るように、前記表面酸化層32aの横方向の厚みが大い、その分だけ、被研磨層36を形成する際に空洞36aの発生を助長する結果を招くことになる。図5は、研磨の終点制御性を高めるために前記中間層32を設けた場合でも、この空洞36aの発生を防止するために、中間層32として、熱酸化されないボロン添加リン含有膜(BPSG:boro-phosphosilicate glass)を用いた場合を示している。同図(B)で内壁酸化層34aを形成する際、この中間層32は殆ど酸化さ

れずトレンチ34の開口部が狭くならないため、次の同図(C)の被研磨層36の被膜工程では、トレンチ34内を被研磨層36により完全に充填することができる。

【0051】中間層32の露出表面を予め窒化し、表面酸化層32aの形成を抑制することによっても、同様な効果を得ることができる。図6は、この空洞36aの発生を防止するため、中間層32表面を窒化する場合の概略断面構造図である。まず、同図(A)でトレンチ34が形成されるべき基板部分の上方に中間層32をパターン形成した後、同図(B)に示すように、中間層32の露出表面を予め窒化して窒化層32bを形成する。

【0052】表面窒化の方法としては、例えばハロゲンランプを熱源とするランプアニール装置を用いた熱窒化がある。たとえば、1000℃、NH₃:1SLM(1/min)の条件で、60secほど熱窒化を施す。また、イオン注入法により窒素(N)を添加する方法もある。この場合のイオン注入条件としては、例えばNイオンをエネルギー:3keV、注入量:1×10¹³/cm²でイオン注入する。

【0053】これにより、同図(D)に示すように、中間層32の表面に形成される前記表面酸化層32aは、トレンチ34内の内壁酸化層34aに比べ、1/4程度に抑制することができる。これは、熱窒化による窒化シリコン膜の形成、或いはイオン注入による窒素添加により、これらがイオン種の拡散を抑制して酸化の進行を妨げるためである。この結果、図示しない次工程で被研磨層36の被膜時にトレンチ34内で前記空洞36aが発生するのを抑止できる。

【0054】その後は、図8(A)に示す研磨装置を用いて、前記した第1実施形態と同様にして、上記被研磨層36および中間層32を、表面にストップ層30が露出するまで、化学的機械研磨を行うことができる。終点検出および平坦化の原理は、第1実施形態の場合と同様である。

【0055】第3実施形態

本実施形態は、本発明に係る半導体装置の製造方法により、配線間に絶縁膜を充填し平坦化する場合である。まず、酸化シリコンからなる下地絶縁膜40の上に、銅を混入させたアルミ合金(Al-Cu)からなる配線層を、スパッタ法により500nmほど堆積する。その上に、例えば酸化シリコン膜を、CVD法により100nmほど成膜する。さらに、例えばタングステン(W)膜を、CVD法により200nmほど成膜する。

【0056】つぎに、図7(A)に示すように、パターンニングしたレジストをマスクに、ドライエッチングにより、W、酸化シリコン、Al-Cuを順次加工する。これにより、Al-Cuからなる配線パターン42の上に、窒化シリコン膜からなるストップ層44と、ポリシリコンからなる中間層46とが同時に形成される。ここで、中間層46としては、選択比がとれる材料であれば

よい。本実施形態で、W膜を用いたのは、成膜時の温度が低く、配線パターン42への影響が少ないことを考慮したからである。したがって、配線パターン42への影響が心配なければ、ポリシリコン膜を用いてもよいし、選択比がとれるようであれば、BPSG膜でも構わない。なお、W膜を研磨する際には、前記KOHに加え、過酸化水素を添加する。

【0057】その後、同図(B)に示すように、バイアスECR-CVD法で、被研磨層48として、例えば酸化シリコン膜を1000nmほど堆積し、配線パターン42間を絶縁物で完全に充填する。つぎに、図8(A)に示す研磨装置を用いて、前記した第1実施形態と同様にして、上記被研磨層48および中間層46を、表面にストップ層44が露出するまで、化学的機械研磨を行う。終点検出および平坦化の原理は、第1実施形態の場合と同様である。これにより、図7(C)に示すように、酸化シリコン膜の平坦化面49を得ることができ、以後の工程、例えば2層目の配線パターンの形成を素に行うことができる。

【0058】

【発明の効果】以上述べてきたように、本発明を用いれば、研磨の終点検出を有効に行い、同時に大きな選択性のストップ機能を持つ膜構造の形成を含む半導体装置の製造方法を提供することができる。

【0059】また、化学的機械研磨の際のパターンサイズによる研磨バラツキを、研磨過程で相殺し、最終的には極めて平坦性のよいものとすることができる。加えて、研磨時のダメージ導入防止といった効果もある。さらに、本発明をトレンチ素子分離に導入した場合に、トレンチ微細化に伴うトレンチ内の空洞の発生を極力防止できる。また、被研磨層の突出量を研磨速度の遅いストップ層の残膜厚に揃え、素子分離構造の仕上がり形状を均一なものとすることができる。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係る半導体装置の製造過程を示す概略断面構造図である。

【図2】本発明の研磨工程において、研磨に用いたモータの電流値の推移を示す説明図である。図2(A)は、比較のため中間層がない場合を示している。図2(B)には、中間層がある本発明の場合を示している。

【図3】図3(A)は、研磨レートと被研磨層の種類や凸状部の面積との関係を表したグラフである。図3(B)は、使用したサンプルの概略断面図である。

【図4】図1(B)及び(C)過程の要部を、更に詳しく図示した概略断面構造図である。

【図5】本発明の第2実施形態の一例を示す同概略断面構造図である。

【図6】本発明の第2実施形態の他の例を示す同概略断面構造図である。

【図7】本発明の第3実施形態に係る半導体装置の製造

過程を示す概略断面構造図である。

【図8】図8(A)は、本発明の実施に用いることができる化学的機械研磨装置の概略構成図である。図8

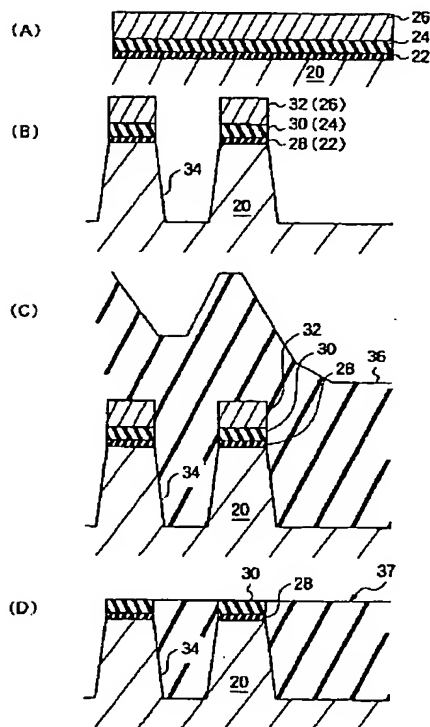
(B)は、従来技術において、本発明と異なる終点制御の手法を用いた化学的機械研磨装置の概略構成図である。

【符号の説明】

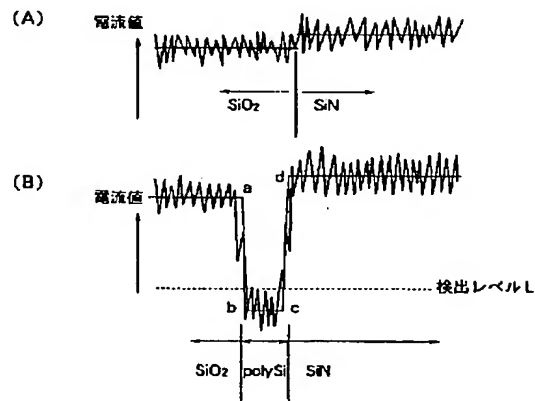
- 2 ウェーハ
- 4 キャリア
- 6 定盤
- 8 モータ
- 10 研磨用クロス
- 12 電流計
- 14 レーザ膜厚計
- 20 半導体基板

- * 22 熱酸化膜
- 24 窒化シリコン膜
- 26 ポリシリコン膜
- 28 保護層
- 30, 44 ストップ層
- 32, 46 中間層
- 32a 表面酸化層
- 32b 窒化層
- 34 トレンチ
- 10 34a 内壁酸化層
- 36, 48 被研磨層
- 36a 空洞
- 37, 49 平坦化面
- 40 下地絶縁膜
- * 42 配線パターン

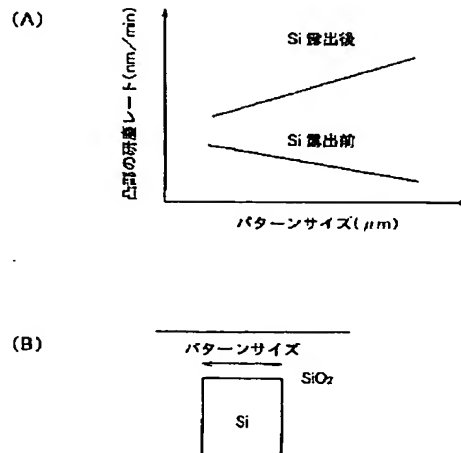
【図1】



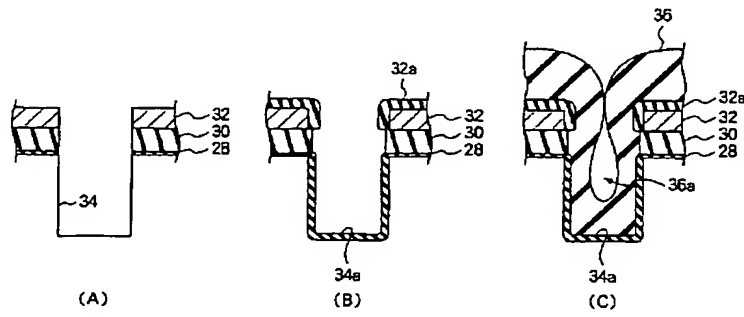
【図2】



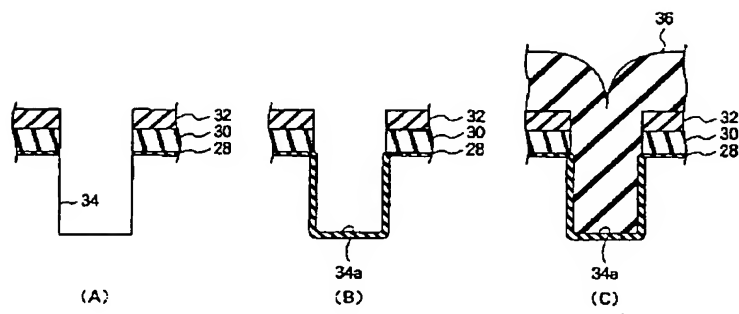
【図3】



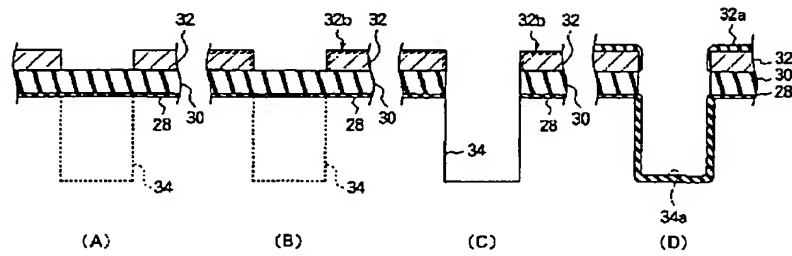
【図4】



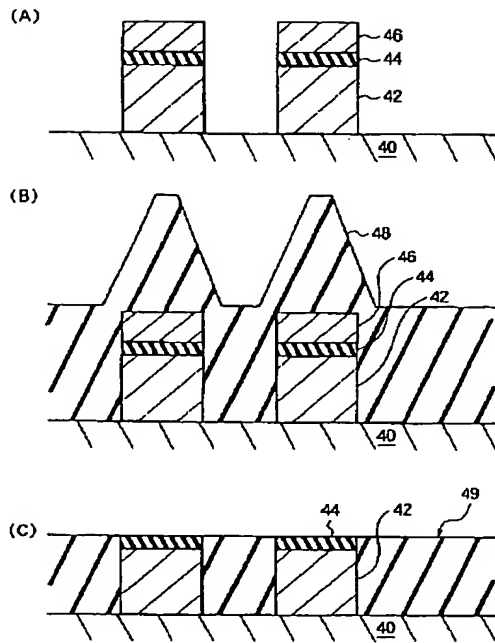
【図5】



【図6】



【図7】



【図8】

